

(19)



JAPANESE PATENT OFFICE

PATENT ABSTRACTS OF JAPAN

(11) Publication number: **11328069 A**(43) Date of publication of application: **30.11.99**

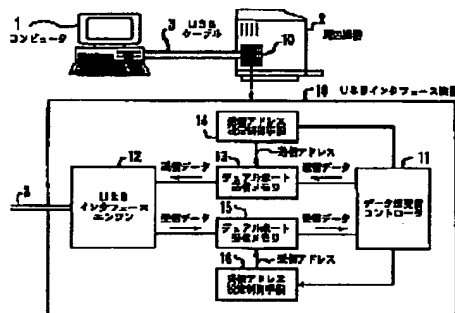
(51) Int. Cl.

G06F 13/00**G06F 13/00****G06F 13/14****G06F 13/38****H04L 29/10**(21) Application number: **10136752**(22) Date of filing: **19.05.98**(71) Applicant: **SONY CORP**(72) Inventor: **TAKANO TOMOAKI****(54) USB INTERFACE DEVICE****(57) Abstract:**

PROBLEM TO BE SOLVED: To reduce the circuit scale to efficiently perform USB(universal serial bus) control.

SOLUTION: A data transmission/reception controller 11 controls transmission/reception of data communicated between a computer 1 and a peripheral device 2. A USB interface engine 12 performs USB interface control of data. Transmission data are written to one port of a dual port transmission memory 13 and transmission data are read to the other port of the memory 13 to perform the storage control of transmission data. A transmission address setting control means 14 sets and controls the transmission address for each end point. Reception data are read to one port of a dual port reception memory 15 and reception data are written to the other port of the memory 15 to perform the storage control of reception data. A reception address setting control means 16 sets and controls the reception address for each end point.

COPYRIGHT: (C)1999,JPO



PAT-NO: JP411328069A
DOCUMENT-IDENTIFIER: JP 11328069 A
TITLE: USB INTERFACE DEVICE
PUBN-DATE: November 30, 1999

INVENTOR-INFORMATION:

NAME **COUNTRY**
TAKANO, TOMOAKI N/A

ASSIGNEE-INFORMATION:

NAME **COUNTRY**
SONY CORP N/A

APPL-NO: JP10136752
APPL-DATE: May 19, 1998

INT-CL (IPC): G06F013/00 , G06F013/00 , G06F013/14 , G06F013/38 , H04L029/10

ABSTRACT:

PROBLEM TO BE SOLVED: To reduce the circuit scale to efficiently perform USB(universal serial bus) control.

SOLUTION: A data transmission/reception controller 11 controls transmission/reception of data communicated between a computer 1 and a peripheral device 2. A USB interface engine 12 performs USB interface control of data. Transmission data are written to one port of a dual port transmission memory 13 and transmission data are read to the other port of the memory 13 to perform the storage control of transmission data. A transmission address setting control means 14 sets and controls the transmission address for each end point. Reception data are read to one port of a dual port reception memory 15 and reception data are written to the other port of the memory 15 to perform the storage control of reception data. A reception address setting control means 16 sets and controls the reception address for each end point.

COPYRIGHT: (C)1999,JPO

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平11-328069

(43) 公開日 平成11年(1999)11月30日

(51) Int.Cl. ⁶	識別記号	F I
G 0 6 F 13/00	3 5 3	G 0 6 F 13/00 3 5 3 Q
	3 5 7	3 5 7 A
13/14	3 2 0	13/14 3 2 0 A
13/38	3 5 0	13/38 3 5 0
H 0 4 L 29/10		H 0 4 L 13/00 3 0 9 Z
審査請求 未請求 請求項の数 6 O L (全 8 頁)		

(21) 出願番号 特願平10-136752

(22) 出願日 平成10年(1998) 5月19日

(71) 出願人 000002185

ソニー株式会社

東京都品川区北品川6丁目7番35号

(72) 発明者 高野 知明

東京都品川区北品川6丁目7番35号 ソニ

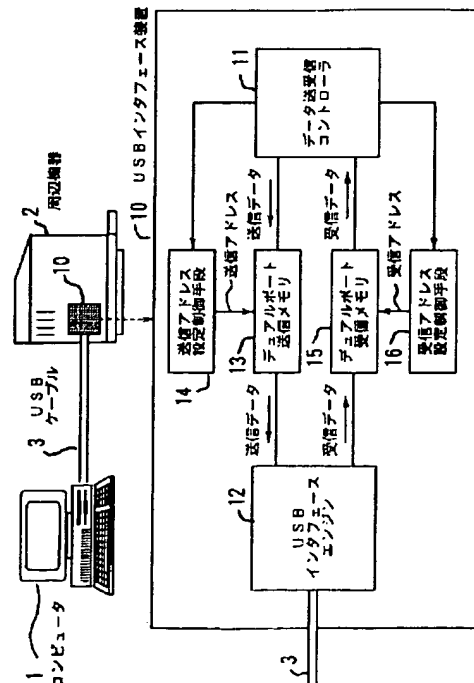
ー株式会社内

(54) 【発明の名称】 USBインタフェース装置

(57) 【要約】

【課題】 回路規模を縮小し、USBインタフェース制御を効率よく行う。

【解決手段】 データ送受信コントローラ11は、コンピュータ1と周辺機器2で通信を行うデータの送受信制御を行う。USBインタフェースエンジン12は、データのUSBインタフェース制御を行う。デュアルポート送信メモリ13は、送信データの書き込みが一方のポートに対して行われ、送信データの読み込みが他方のポートに対して行われて、送信データの格納制御を行う。送信アドレス設定制御手段14は、送信アドレスをエンドポイント毎に設定制御する。デュアルポート受信メモリ15は、受信データの読み込みが一方のポートに対して行われ、受信データの書き込みが他方のポートに対して行われて、受信データの格納制御を行う。受信アドレス設定制御手段16は、受信アドレスをエンドポイント毎に設定制御する。



【特許請求の範囲】

【請求項1】 コンピュータと周辺機器との間で、USB規格に準拠したインタフェース制御を行うUSBインタフェース装置において、
前記コンピュータと前記周辺機器で通信を行うデータの送受信制御を行うデータ送受信コントローラと、
前記データのUSBインタフェース制御を行うUSBインタフェースエンジンと、
前記周辺機器から前記コンピュータへの送信データに対し、前記データ送受信コントローラから前記送信データの書き込みが一方のポートに対して行われ、前記USBインタフェースエンジンから前記送信データの読み込みが他方のポートに対して前記データ送受信コントローラから指示された送信アドレスにもとづいて行われて、前記送信データの格納制御を行うデュアルポート送信メモリと、
前記送信アドレスをエンドポイント毎に設定制御する送信アドレス設定制御手段と、
前記コンピュータから前記周辺機器への受信データに対し、前記データ送受信コントローラから前記受信データの読み込みが一方のポートに対して行われ、前記USBインタフェースエンジンから前記受信データの書き込みが他方のポートに対して前記データ送受信コントローラから指示された受信アドレスにもとづいて行われて、前記受信データの格納制御を行うデュアルポート受信メモリと、
前記受信アドレスを前記エンドポイント毎に設定制御する受信アドレス設定制御手段と、
を有することを特徴とするUSBインタフェース装置。

【請求項2】 前記デュアルポート送信メモリ及び前記デュアルポート受信メモリの代わりに、前記データ送受信コントローラから前記送信データの書き込み及び前記受信データの読み込みが一方のポートに対して行われ、前記USBインタフェースエンジンから前記送信データの読み込み及び前記受信データの書き込みが他方のポートに対して前記データ送受信コントローラから指示されたアドレスにもとづいて行われて、前記データの格納制御を行うデュアルポートメモリを設置することを特徴とする請求項1記載のUSBインタフェース装置。

【請求項3】 前記送信アドレス設定制御手段は、前記送信データを書き込む際の初期アドレスを設定する送信ベースアドレスレジスタと、前記送信データのサイズを設定する送信データサイズレジスタと、前記初期アドレスから前記サイズの個数分カウントする送信データカウンタと、から構成されることを特徴とする請求項1記載のUSBインタフェース装置。

【請求項4】 前記送信ベースアドレスレジスタ、前記送信データサイズレジスタ及び前記送信データカウンタは、前記エンドポイント毎に設置されることを特徴とする請求項3記載のUSBインタフェース装置。

【請求項5】 前記受信アドレス設定制御手段は、前記受信データを書き込む際の初期アドレスを設定する受信ベースアドレスレジスタと、前記受信データのサイズを設定する受信データサイズレジスタと、から構成されることを特徴とする請求項1記載のUSBインタフェース装置。

【請求項6】 前記受信ベースアドレスレジスタ及び前記受信データサイズレジスタは、前記エンドポイント毎に設置されることを特徴とする請求項5記載のUSBインタフェース装置。

【発明の詳細な説明】**【0001】**

【発明の属する技術分野】本発明はUSB(Universal Serial Bus)インタフェース装置に関し、特にコンピュータと周辺機器との間で、USB規格に準拠したインタフェース制御を行うUSBインタフェース装置に関する。

【0002】

【従来の技術】現在、パソコンとその周辺機器を接続するためのインタフェースであるUSBが、将来のパソコンの標準的インタフェースとして注目を集めている。

【0003】USBは従来別々であったマウスやキーボード、プリンタ、モデム等のインタフェースの共通化を図るものである。USBインタフェースのデータ転送方式は、シリアルデータ転送を行う方式であり、データを一種のパケットにして送受信を行う。さらに、ホストとなるパソコンと送受信する相手を、1つの周辺機器の中に複数設置することができる。

【0004】この周辺機器の中でパソコンが送受信する相手をエンドポイントと呼ぶ。すなわち、周辺機器の中にはエンドポイントが複数あり、パソコンはそのエンドポイントに対して個別に送受信を行うことができる。

【0005】したがって、周辺機器内部のUSBインタフェース回路では、そのインタフェースがサポートするエンドポイントの数と同数の送受信バッファを用意する必要がある、通常はFIFOが用いられている。

【0006】図8は従来のUSBインタフェース回路の構成を示す図である。送信のエンドポイントと受信のエンドポイントがそれぞれ2つずつある場合を示している。コントローラ111は、送信バッファFIFO131、132へデータの書き込み及び受信バッファFIFO151、152からのデータの読み込みを行う。

【0007】シリアルインタフェースエンジン112は、送信時に送信バッファFIFO131、132の一方からのパラレル送信データを読み込み、シリアル送信データに変換してUSBケーブル30を通じて送信する。

【0008】また、受信時には、USBケーブル30を通じて受信したシリアル受信データをパラレル受信データに変換して、受信バッファFIFO151、152の

どちらか一方に書き込む。

【0009】このようにして、パソコンはUSBインタフェース回路内部のエンドポイントに対して、個別に送受信をして通信を行う。

【0010】

【発明が解決しようとする課題】しかし、上記のような従来のUSBインタフェース回路では、1つの周辺機器の中に複数のエンドポイントを持つ場合、エンドポイントの数とともにFIFOの数も増加してしまう。

【0011】また、FIFOの大きさは、一度決めてしまうとそのバッファリング能力が決まってしまうので、設計時には実用上問題が発生しないように十分大きなFIFOを用意する必要がある。

【0012】したがって、エンドポイントを複数持つ場合は、FIFOの数の増加及び個々のFIFOの大きさの増大により、回路規模が増大するといった問題があった。本発明はこのような点に鑑みてなされたものであり、回路規模を縮小し、USBインタフェース制御を効率よく行うUSBインタフェース装置を提供することを目的とする。

【0013】

【課題を解決するための手段】本発明では上記課題を解決するために、コンピュータと周辺機器との間で、USB規格に準拠したインタフェース制御を行うUSBインタフェース装置において、前記コンピュータと前記周辺機器で通信を行うデータの送受信制御を行うデータ送受信コントローラと、前記データのUSBインタフェース制御を行うUSBインタフェースエンジンと、前記周辺機器から前記コンピュータへの送信データに対し、前記データ送受信コントローラから前記送信データの書き込みが一方のポートに対して行われ、前記USBインタフェースエンジンから前記送信データの読み込みが他方のポートに対して前記データ送受信コントローラから指示された送信アドレスにもとづいて行われて、前記送信データの格納制御を行うデュアルポート送信メモリと、前記送信アドレスをエンドポイント毎に設定制御する送信アドレス設定制御手段と、前記コンピュータから前記周辺機器への受信データに対し、前記データ送受信コントローラから前記受信データの読み込みが一方のポートに対して行われ、前記USBインタフェースエンジンから前記受信データの書き込みが他方のポートに対して前記データ送受信コントローラから指示された受信アドレスにもとづいて行われて、前記受信データの格納制御を行うデュアルポート受信メモリと、前記受信アドレスをエンドポイント毎に設定制御する受信アドレス設定制御手段と、を有することを特徴とするUSBインタフェース装置が提供される。

【0014】ここで、データ送受信コントローラは、コンピュータと周辺機器で通信を行うデータの送受信制御を行う。USBインタフェースエンジンは、データのU

SBインタフェース制御を行う。デュアルポート送信メモリは、周辺機器からコンピュータへの送信データに対し、データ送受信コントローラから送信データの書き込みが一方のポートに対して行われ、USBインタフェースエンジンから送信データの読み込みが他方のポートに対してデータ送受信コントローラから指示された送信アドレスにもとづいて行われて、送信データの格納制御を行う。送信アドレス設定制御手段は、送信アドレスをエンドポイント毎に設定制御する。デュアルポート受信メモリは、コンピュータから周辺機器への受信データに対し、データ送受信コントローラから受信データの読み込みが一方のポートに対して行われ、USBインタフェースエンジンから受信データの書き込みが他方のポートに対してデータ送受信コントローラから指示された受信アドレスにもとづいて行われて、受信データの格納制御を行う。受信アドレス設定制御手段は、受信アドレスをエンドポイント毎に設定制御する。

【0015】

【発明の実施の形態】以下、本発明の実施の形態を図面を参照して説明する。図1は本発明のUSBインタフェース装置の原理図である。

【0016】USBインタフェース装置10は、プリンタ等に該当する周辺機器2内に設置され、USBケーブル3で接続されたコンピュータ1と周辺機器2との間で、USB規格に準拠したインタフェース制御を行う。

【0017】データ送受信コントローラ11は、コンピュータ1と周辺機器2で通信を行う際のデータの送受信制御を行う。USBインタフェースエンジン12は、データのUSBインタフェース制御を行う。具体的には、後述のデュアルポート送信メモリ13から読み出したパラレルの送信データをUSB仕様にもとづきシリアル of 送信データに変換して、USBケーブル3を通じてコンピュータ1に送信する。

【0018】あるいは、コンピュータ1からUSBケーブル3を通じて受信したシリアル受信データを、USB仕様にもとづきパラレルの受信データに変換して、後述のデュアルポート受信メモリ15に送信する。

【0019】デュアルポート送信メモリ13は、双方のポートを持っており、各ポートのデータバスとアドレスバス（図示せず）で、データ送受信コントローラ11及びUSBインタフェースエンジン12と接続する。そして、周辺機器2からコンピュータ1への送信データの格納制御を行う。

【0020】ここで、一方のポートに対しては、データ送受信コントローラ11から送信データの書き込みがランダムに行われる。また、他方のポートに対しては、USBインタフェースエンジン12から送信データの読み込みが、データ送受信コントローラ11から指示された送信アドレスにもとづいて行われる。

【0021】送信アドレス設定制御手段14は、送信ア

ド레스をエンドポイント毎に設定制御する。送信アドレス設定制御手段14の構成については後述する。デュアルポート受信メモリ15は、双方向のポートを持っており、各ポートのデータバスとアドレスバス（図示せず）で、データ送受信コントローラ11及びUSBインタフェースエンジン12と接続する。そして、コンピュータ1から周辺機器2への受信データの格納制御を行う。

【0022】ここで、一方のポートに対しては、データ送受信コントローラ11から受信データの読み込みが行われる。また、他方のポートに対しては、USBインタフェースエンジン12から受信データの書き込みが、データ送受信コントローラ11から指示された受信アドレスにもとづいて行われる。

【0023】受信アドレス設定制御手段16は、受信アドレスをエンドポイント毎に設定制御する。受信アドレス設定制御手段16の構成については後述する。なお、上記で説明したデュアルポート送信メモリ13とデュアルポート受信メモリ15は、一方のポートからは書き込みのみ、他方のポートからは読み出しのみができる1リード/1ライトのデュアルポートメモリとしたが、2つのポートの両方から書き込み/読み出しができる2リード/2ライトのデュアルポートメモリを用いてもよい。

【0024】すなわち、データ送受信コントローラ11から送信データの書き込み及び受信データの読み込みが一方のポートに対して行われ、USBインタフェースエンジン12から送信データの読み込み及び受信データの書き込みが他方のポートに対してデータ送受信コントローラ11から指示されたアドレスにもとづいて行われて、データの格納制御を行う2リード/2ライトのデュアルポートメモリを用いてもよい。

【0025】次に送信アドレス設定制御手段14の構成について説明する。図2は送信アドレス設定制御手段14の構成を示す図である。送信ベースアドレスレジスタ14aは、データ送受信コントローラ11がデュアルポート送信メモリ13に送信データを書き込む際の初期アドレス（データ送受信コントローラ11が自由に設定可能）を設定する。ここでは、初期アドレスを#7とする。

【0026】送信データサイズレジスタ14bは、送信データのサイズを設定する。サイズとは、パケットを構成するデータの個数のことであり、ここではデータ1～データ3で1パケットを構成しているものとする。

【0027】送信データカウンタ14cは、初期アドレスからサイズの個数分カウントする。そして、初期アドレスとカウント値との和が送信アドレスとなる。ここでは、送信アドレス#7（＝#7+0）、送信アドレス#8（＝#7+1）、送信アドレス#9（＝#7+2）となる（0、1、2がカウント値）。

【0028】そして、USBインタフェースエンジン12は、デュアルポート送信メモリ13の送信アドレス#

7～#9を読み込みアドレスとして、データ1～データ3を読み出す。

【0029】なお、送信ベースアドレスレジスタ14a、送信データサイズレジスタ14b及び送信データカウンタ14cは、エンドポイント毎に設置される。次に受信アドレス設定制御手段16の構成について説明する。図3は受信アドレス設定制御手段16の構成を示す図である。

【0030】受信ベースアドレスレジスタ16aは、USBインタフェースエンジン12がデュアルポート受信メモリ15に受信データを書き込む際の初期アドレスを設定する。なお、この初期アドレスの指示は、データ送受信コントローラ11が自由に行うことができる。

【0031】受信データサイズレジスタ16bは、受信データのサイズを設定する。すなわち、受信したデータの数を記録する。そして、データ送受信コントローラ11は、自ら設定した初期アドレスから記録されたサイズの数だけ受信データを読み込む。

【0032】なお、受信ベースアドレスレジスタ16a及び受信データサイズレジスタ16bは、エンドポイント毎に設置される。次にUSBインタフェース装置10の送信時（周辺機器2からコンピュータ1へ）の動作について説明する。図4は送信データを処理する際のフローチャートを示す図である。

〔S1〕データ送受信コントローラ11は、1回のパケットで送信する送信データをデュアルポート送信メモリ13のアドレスに書き込む。

〔S2〕データ送受信コントローラ11は、このアドレスに対応するUSBインタフェースエンジン12のポート側から見た場合のアドレスを、送信ベースアドレスレジスタ14aに設定する。

〔S3〕データ送受信コントローラ11は、デュアルポート送信メモリ13に書き込んだ送信データのサイズ（送信データ数）を送信データサイズレジスタ14bに設定する。

〔S4〕USBインタフェースエンジン12は、送信ベースアドレスレジスタ14aに設定されているアドレスと、送信データカウンタ14cのカウント値（初期化時は0）と、の和が示すアドレスを求める。ここで、サイズがnならカウント値0、1、…n-1である。また、送信データカウンタ14cは、データが1つ読み込まれる毎にカウントアップする。

〔S5〕USBインタフェースエンジン12は、求めたアドレスにしたがって、送信データを読み込む。

〔S6〕USBインタフェースエンジン12は、送信データをシリアル変換して順次送信する。

〔S7〕USBインタフェースエンジン12は、送信データカウンタ14cのカウント値と、送信データサイズレジスタ14bのサイズ値とを比較し、一致した場合は送信を終了する。

【0033】このように、送信データカウンタ14cは、送信データを1つ読み込む毎にカウントアップするので、送信ベースアドレスレジスタ14aから送信データサイズレジスタ14bが示す数だけ、デュアルポート送信メモリ13からデータを取り出すことができる。

【0034】次にUSBインタフェース装置10の受信時（コンピュータ1から周辺機器2へ）の動作について説明する。図5は受信データを処理する際のフローチャートを示す図である。

〔S10〕データ送受信コントローラ11は、デュアルポート受信メモリ15内の適当な領域を使用するために、受信ベースアドレスレジスタ16aにUSBインタフェースエンジン12から見たポートのアドレスを設定する。

〔S11〕USBインタフェースエンジン12は、受信が開始されると、受信ベースアドレスレジスタ16aに設定されているアドレスと、受信データサイズレジスタ16bのサイズ値（初期化時は0）と、の和が示すアドレスを求め、そのアドレスに受信データを書き込んでいく。

【0035】ここで、受信データサイズレジスタ16bのサイズ値は、受信データを1つ書き込む毎にカウントアップする。

〔S12〕データ送受信コントローラ11は、1つのバケットの受信が終了すると、自らが設定したアドレスから受信データサイズレジスタ16bが示すサイズの数だけ受信データを読み込む。

【0036】次にデュアルポート送信メモリ13とデュアルポート受信メモリ15のメモリマップについて説明する。図6はデュアルポート送信メモリ13のメモリマップの構成例を示す図である。送信のエンドポイント数が3個の場合を示している。

【0037】送信ベースアドレスレジスタ14a-1～14a-3は、それぞれのエンドポイント毎に、メモリ内を3つの領域13a-1～13a-3に分ける。また、送信ベースアドレスレジスタ14a-1～14a-3が設定するアドレスの値は、データ送受信コントローラ11が自由に設定できるので、3つの領域13a-1～13a-3の大きさを自由に設定することができる。

【0038】図7はデュアルポート受信メモリ15のメモリマップの構成例を示す図である。受信のエンドポイント数が3個の場合を示している。受信ベースアドレスレジスタ16a-1～16a-3は、それぞれのエンドポイント毎に、メモリ内を3つの領域15a-1～15a-3に分ける。

【0039】また、受信ベースアドレスレジスタ16a-1～16a-3が設定するアドレスの値は、データ送受信コントローラ11が自由に設定できるので、3つの領域15a-1～15a-3の大きさを自由に設定することができる。

【0040】以上説明したように、本発明のUSBインタフェース装置10は、コンピュータ1へ送信するデータを一時格納する送信バッファと、コンピュータ1から受信するデータを一時格納する受信バッファと、をそれぞれデュアルポート送受信メモリ13、15で構成した。

【0041】これにより、バッファの数及びそのバッファサイズをダイナミックに設定でき、必要以上に大きなバッファを用意する必要がなくなるので、USBインタフェース装置10の小型化を図ることが可能になる。

【0042】なお、上記の説明では、USBインタフェースエンジン12側からのデュアルポート送信メモリ13のアドレスは、レジスタの値とカウンタの値の和として与えているが、送信ベースアドレスレジスタ14aの内容自体をカウントアップさせながら、その値をアドレスとしてもよい。

【0043】また、データ送受信コントローラ11をUSBインタフェース装置10内に含めた構成としたが、USBインタフェース装置10の外部にあってもよい。

【0044】

【発明の効果】以上説明したように、本発明のUSBインタフェース装置は、送信データの書き込み及び読み込みをそれぞれのポートに対して行うデュアルポート送信メモリと、受信データの書き込み及び読み込みをそれぞれのポートに対して行うデュアルポート受信メモリとでデータ格納制御を行う構成とした。これにより、バッファの数及びバッファの大きさを低減できるので、全体の回路規模を縮小し、USBインタフェース制御を効率よく行うことが可能になる。

【図面の簡単な説明】

【図1】本発明のUSBインタフェース装置の原理図である。

【図2】送信アドレス設定制御手段の構成を示す図である。

【図3】受信アドレス設定制御手段の構成を示す図である。

【図4】送信データを処理する際のフローチャートを示す図である。

【図5】受信データを処理する際のフローチャートを示す図である。

【図6】デュアルポート送信メモリのメモリマップの構成例を示す図である。

【図7】デュアルポート受信メモリのメモリマップの構成例を示す図である。

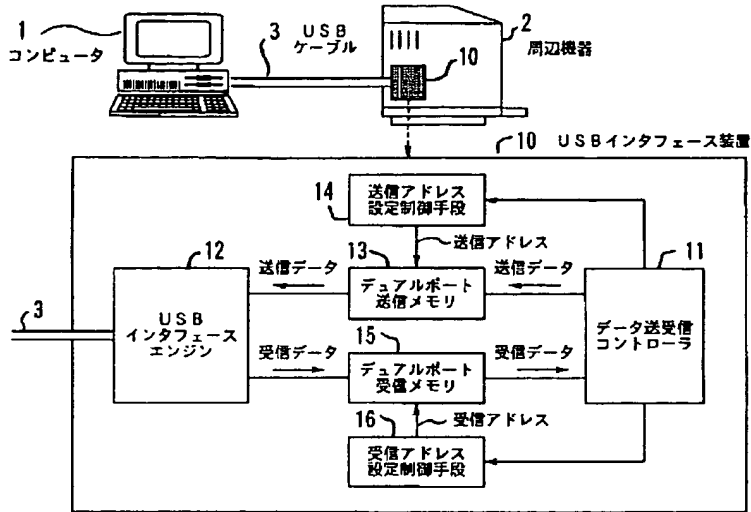
【図8】従来のUSBインタフェース回路の構成を示す図である。

【符号の説明】

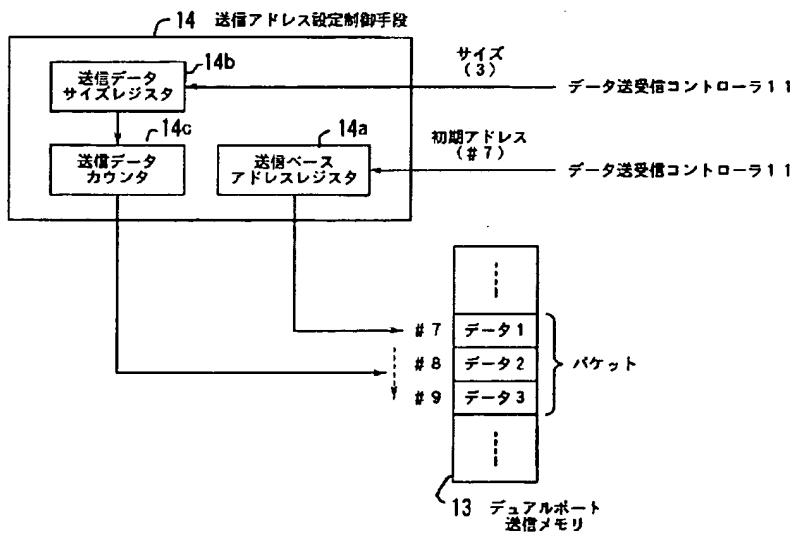
1……コンピュータ、2……周辺機器、3……USBケーブル、10……USBインタフェース装置、11……データ送受信コントローラ、12……USBインタフェ

ースエンジン、13……デュアルポート送信メモリ、14……送信アドレス設定制御手段、15……デュアルポート受信メモリ、16……受信アドレス設定制御手段。

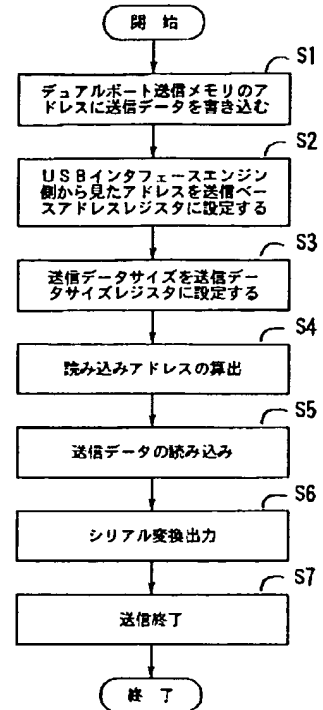
【図1】



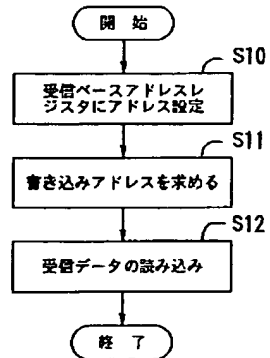
【図2】



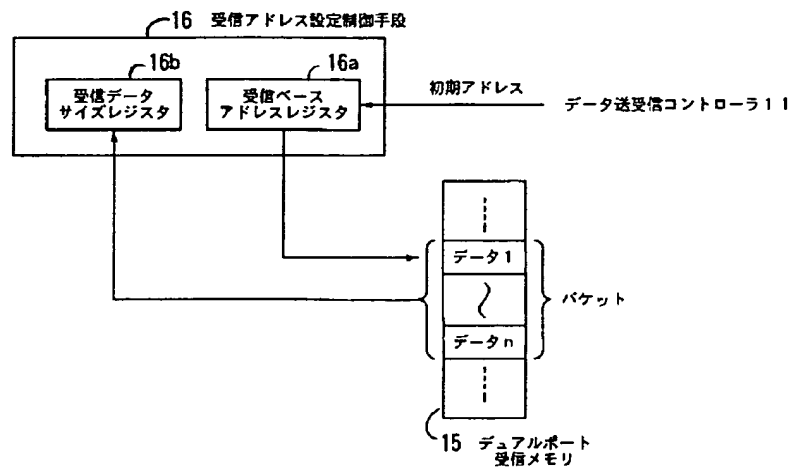
【図4】



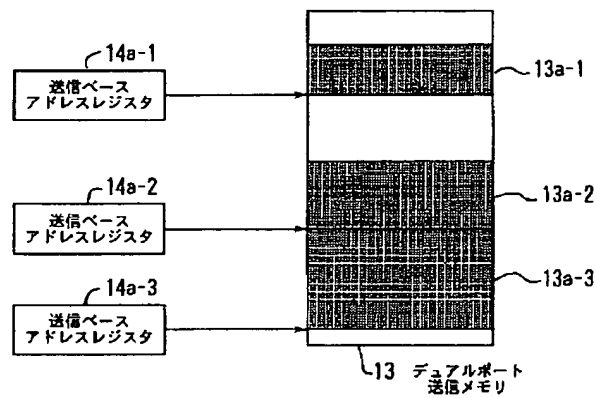
【図5】



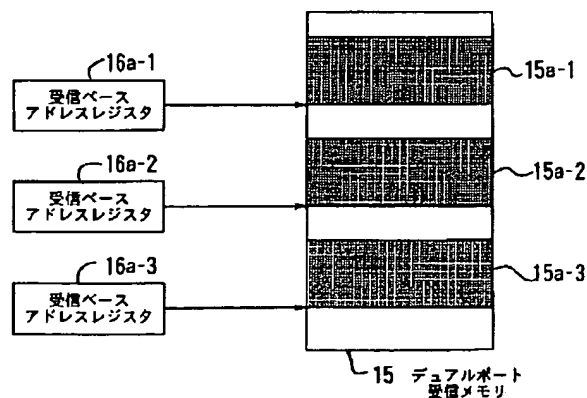
【図3】



【図6】



【図7】



【図8】

